

特 許 協 力 条 約

PCT

国際予備審査報告

(法第12条、法施行規則第56条)  
[PCT36条及びPCT規則70]

REC'D 14 APR 2005

WIPO PCT

出願人又は代理人 の書類記号 NT1369PCT	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。	
国際出願番号 PCT/JPO3/15165	国際出願日 (日.月.年) 27.11.2003	優先日 (日.月.年) 28.11.2002
国際特許分類(IPC) Int.Cl <sup>7</sup> G06F12/06, G11C11/401		
出願人(氏名又は名称) 株式会社ルネサステクノロジ		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 6 ページからなる。  <input type="checkbox"/> この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。 (PCT規則70.16及びPCT実施細則第607号参照) この附属書類は、全部で ページである。
3. この国際予備審査報告は、次の内容を含む。  I <input checked="" type="checkbox"/> 国際予備審査報告の基礎 II <input type="checkbox"/> 優先権 III <input type="checkbox"/> 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成 IV <input type="checkbox"/> 発明の単一性の欠如 V <input checked="" type="checkbox"/> PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明 VI <input checked="" type="checkbox"/> ある種の引用文献 VII <input type="checkbox"/> 国際出願の不備 VIII <input type="checkbox"/> 国際出願に対する意見

国際予備審査の請求書を受理した日 27.11.2003	国際予備審査報告を作成した日 28.03.2005	
名称及びあて先 日本国特許庁(IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員)  堀田 和義	5N 8840
電話番号 03-3581-1101 内線 6840		

## I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に  
応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。  
PCT規則70.16, 70.17)

☒ 出願時の国際出願書類

- ☐ 明細書 第 \_\_\_\_\_ ページ、出願時に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、国際予備審査の請求書と共に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

- ☐ 請求の範囲 第 \_\_\_\_\_ 項、出願時に提出されたもの  
請求の範囲 第 \_\_\_\_\_ 項、PCT19条の規定に基づき補正されたもの  
請求の範囲 第 \_\_\_\_\_ 項、国際予備審査の請求書と共に提出されたもの  
請求の範囲 第 \_\_\_\_\_ 項、 \_\_\_\_\_ 付の書簡と共に提出されたもの

- ☐ 図面 第 \_\_\_\_\_ ページ/図、出願時に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、国際予備審査の請求書と共に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、 \_\_\_\_\_ 付の書簡と共に提出されたもの

- ☐ 明細書の配列表の部分 第 \_\_\_\_\_ ページ、出願時に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、国際予備審査の請求書と共に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である \_\_\_\_\_ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語  
☐ PCT規則48.3(b)にいう国際公開の言語  
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出された磁気ディスクによる配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された磁気ディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。  
☐ 書面による配列表に記載した配列と磁気ディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

- ☐ 明細書 第 \_\_\_\_\_ ページ  
☐ 請求の範囲 第 \_\_\_\_\_ 項  
☐ 図面 図面の第 \_\_\_\_\_ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1-78	有 無
	請求の範囲		
進歩性 (IS)	請求の範囲	1-41, 49, 51, 54, 61-66, 69-72, 75-76	有 無
	請求の範囲	42-48, 50, 52-53, 55-60, 67-68, 73-74, 77-78	
産業上の利用可能性 (IA)	請求の範囲	1-78	有 無
	請求の範囲		

2. 文献及び説明 (PCT規則70.7)

国際調査報告で引用された

文献1 : JP 2001-344967 A(株式会社日立製作所)2001. 12. 14, 全文, 全図  
& US 2001/0046167 A1 & KR 2001/107538 A

文献2 : JP 5-299616 A(株式会社日立製作所)1993. 11. 12,  
段落【0027】、【0105】—【0108】、第14図  
& EP 566306 A2

文献3 : JP 8-305680 A(松下電器産業株式会社)1996. 11. 22, 全文, 全図

文献4 : JP 2002-251884 A(株式会社東芝)2002. 09. 06, 全文, 全図  
& US 2002/0114178 A1

【請求の範囲1-41, 69-72, 75-76】

請求の範囲1-41, 69-72, 75-76に記載された発明は、文献1～4に対して進歩性を有する。

文献1～4には、不揮発性メモリと、DRAMと、SRAMと、前記不揮発性メモリと前記DRAM及び前記SRAMとの間でアクセスを行う制御回路含むメモリモジュールにおいて、メモリモジュールの外部から前記DRAMへアクセスするためのDRAMインターフェースと、前記SRAMへアクセスするためのSRAMインターフェースを、別々に備えることが記載されておらず、該構成によって、DRAMアクセスと、SRAMアクセスを並行して実行できるという有利な効果を奏するものである。

【請求の範囲42】

請求の範囲42に記載された発明は、文献1と文献2とにより進歩性を有しない。

外部とのインターフェースをDRAMインターフェースとするか、SRAMインターフェースとするかは、当業者が適宜選択すべき事項にすぎず、文献1に記載されたメモリモジュールのSRAMインターフェースを、文献2に記載されているように、DRAMインターフェースに変更することは、当業者にとって容易である。

【請求の範囲43-45】

請求の範囲43-45に記載された発明は、文献1と文献2とにより進歩性を有しない。

文献2に記載されているように、電源投入時に、不揮発性メモリのデータをSRAMやDRAMに転送するのは常套手段にすぎない。

## VI. ある種の引用文献

## 1. ある種の公表された文書 (PCT規則70.10)

出願番号 特許番号	公知日 (日. 月. 年)	出願日 (日. 月. 年)	優先日 (有効な優先権の主張) (日. 月. 年)
JP 2002-366429 A E, Y	20. 12. 2002	11. 06. 2001	
JP 2003-6041 A E, Y	10. 01. 2003	20. 06. 2001	
JP 2003-297082 A E, Y	17. 10. 2003	01. 04. 2002	
JP 2004-102781 A E, Y	02. 04. 2004	11. 09. 2002	
JP 2004-102508 A E, Y	02. 04. 2004	06. 09. 2002	
JP 2004-118544 A E, Y	15. 04. 2004	26. 09. 2002	

## 2. 書面による開示以外の開示 (PCT規則70.9)

書面による開示以外の開示の種類	書面による開示以外の開示の日付 (日. 月. 年)	書面による開示以外の開示に言及している 書面の日付 (日. 月. 年)
-----------------	------------------------------	--

補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

第 V 欄の続き

【請求の範囲46-47】

請求の範囲46-47に記載された発明は、文献1と文献2とにより進歩性を有しない。  
データ転送時に、必要時に応じて、エラー訂正をしたり、アドレス代替処理をする点に格別の困難性はない。

【請求の範囲48】

請求の範囲48に記載された発明は、文献1と文献2と文献3により進歩性を有しない。  
文献3に記載されているように、不揮発性メモリにブートプログラムを保持する点に格別の困難性はない。

【請求の範囲49, 51】

請求の範囲49, 51に記載された発明は、文献1~4に対して進歩性を有する。  
文献1~4には、不揮発性メモリに、転送範囲データを保持することが記載されておらず、該構成によって、外部から転送範囲を指定することなく、所定のアドレス領域のデータを転送できるという有利な効果を奏するものである。

【請求の範囲50】

請求の範囲50に記載された発明は、文献1と文献2とにより進歩性を有しない。  
不揮発性メモリでDRAMのバックアップを行う場合に、両者のメモリ容量を同程度とするのは技術常識にすぎない。

【請求の範囲52-53】

請求の範囲52-53に記載された発明は、文献1と文献2とにより進歩性を有しない。  
文献2の段落【0108】に記載されているように、外部よりDRAMへのデータ保持動作が行われた場合に、内部でのDRAMのデータ保持動作を中止するのは周知である。

【請求の範囲54】

請求の範囲54に記載された発明は、文献1~4に対して進歩性を有する。  
文献1~4には、メモリモジュールの外部よりのアクセスを第1優先、DRAMのデータ保持動作を第2優先、不揮発性メモリとSRAM及びDRAMとのデータ転送を第3優先とすることが記載されておらず、該構成によって、外部よりのアクセスを遅延させることなく、DRAMのデータ保持を行うという有利な効果を奏するものである。

【請求の範囲55-57】

請求の範囲55-57に記載された発明は、文献1と文献2とにより進歩性を有しない。  
DRAMをクロック同期型DRAMとし、不揮発性メモリをNAND型フラッシュメモリやAND型フラッシュメモリとする点に格別の困難性はない。

【請求の範囲58】

請求の範囲58に記載された発明は、文献1と文献2とにより進歩性を有しない。  
不揮発性メモリで、必要に応じて、エラー検出とエラー訂正やアドレス代替処理を行う点に格別の困難性はない。

補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

## 第 V 欄の続き

## 【請求の範囲59-60, 67】

請求の範囲59-60, 67に記載された発明は、文献1と文献2とにより進歩性を有しない。

不揮発性メモリのアレイの構成を、NAND構成やAND構成とする点に格別の困難性はない。

## 【請求の範囲61-63】

請求の範囲61-63に記載された発明は、文献1～4に対して進歩性を有する。

文献1～4には、DRAMが複数のメモリアンターフェースを備えることが記載されておらず、該構成によって、外部よりのアクセスと内部転送とを並行して行えるという有利な効果を奏するものである。

## 【請求の範囲64-66】

請求の範囲64-66に記載された発明は、文献1～4に対して進歩性を有する。

文献1～4には、DRAMに不揮発性メモリへ主体的にアクセスを行うための制御回路を備えることが記載されておらず、該構成によって、DRAMが主体的に不揮発性メモリをとアクセスできるという有利な効果を奏するものである。

## 【請求の範囲68】

請求の範囲68に記載された発明は、文献1と文献2とにより進歩性を有しない。

外部とのインターフェースをDRAMインターフェースとするか、SRAMインターフェースとするかは、当業者が適宜選択すべき事項にすぎず、文献1に記載されたメモリモジュールのSRAMインターフェースを、文献2に記載されているようにDRAMインターフェースに変更し、該DRAMインターフェースを介して、情報処理装置とメモリモジュール内のSRAMおよびDRAMとの間でデータ転送することは、当業者にとって容易である。

## 【請求の範囲73-74】

請求の範囲73-74に記載された発明は、文献1と文献2と文献4とにより進歩性を有しない。

文献4に記載されているように、DRAMチップ内に、制御回路とSRAMを含めるようにすることは、当業者にとって容易である。

## 【請求の範囲77-78】

請求の範囲77-78に記載された発明は、文献1と文献2とにより進歩性を有しない。

情報処理装置と記憶装置と出力装置とから情報機器を構成する点に格別の困難性はない。